

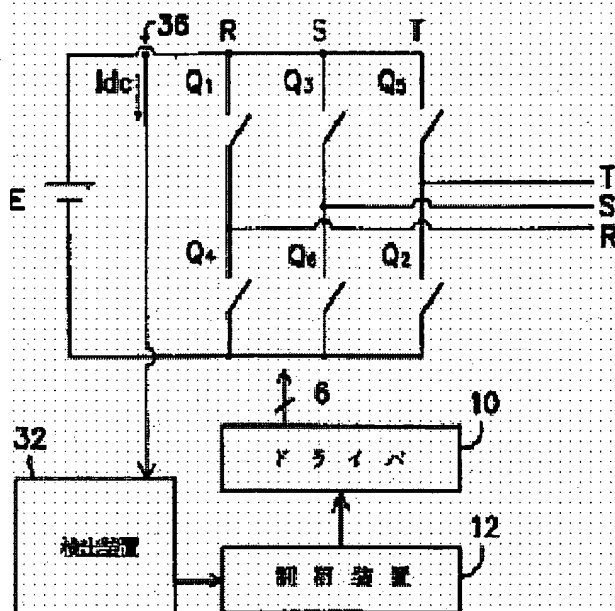
CURRENT DETECTING METHOD FOR CONVERTER

Patent number: JP6153526
Publication date: 1994-05-31
Inventor: KAN KANSHO
Applicant: IND TECHNOL RES INST
Classification:
- international: H02M7/48; G01R19/00
- european:
Application number: JP19920277625 19921016
Priority number(s):

Abstract of JP6153526

PURPOSE: To simplify configuration and to reduce a cost by calculating a current value of a residual phase from a current value of different phase at a carrier period by using only a single DC current detector, and sequentially calculating at the carrier period to obtain three-phase AC currents.

CONSTITUTION: Switching of gate states by three pairs of transistors Q₁, Q₄; Q₃, Q₆; and Q₅, Q₂ is controlled by a driver 10. Then, two current values I_{dc} of different phases of the three phase AC currents I_R, I_S and I_T are detected by DC current detector 36 in the two different gate states of the three pairs of these transistors. Then, a detector 32 calculates the current value of the residual phase by using the two current values I_{dc} of the detected different phases. Thus, the three-phase current values can be obtained only by a single DC current detector, thereby simplifying a system structure of the converter to reduce its cost.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許番号

第2563226号

(45) 発行日 平成 8 年(1996)12月11日

(24) 登録日 平成 8 年(1996) 9 月19日

(51) Int.Cl. ^a	識別記号	庁内整理番号	F I	技術表示箇所
H 0 2 M 7/48		9181-5H	H 0 2 M 7/48	Z
7/5387		9181-5H	7/5387	Z

請求項の数 4 (全 9 頁)

(21) 出願番号 特願平4-277625

(22) 出願日 平成 4 年(1992)10月16日

(65) 公開番号 特開平6-153526

(43) 公開日 平成 6 年(1994) 5 月31日

(73) 特許権者 390023582

財団法人工業技術研究院

台湾新竹縣竹東鎮中興路四段195號

(72) 発明者 關 侃 勝

台湾 新竹縣竹東鎮中興路 4 段195号64
館

(74) 代理人 弁理士 磯野 道造

審査官 松浦 功

(54) 【発明の名称】 変換器用の電流検出方法

1

(57) 【特許請求の範囲】

【請求項 1】 変換器への直流電流を検出する直流電流検出器と、変換器からの 3 相交流電流を制御する 3 対のトランジスタとを備えた直流を 3 相交流に変換する変換器用の電流検出方法において、

(a) 前記 3 対のトランジスタによるゲート状態の切換えを制御する段階と、

(b) 前記 3 対のトランジスタによる第 1 のゲート状態で、変換器への直流電流を直流電流検出器により検出し、第 1 のゲート状態に基づく 1 つの相を判定して第 1 の電流検出値を検出する段階と、

(c) 前記 3 対のトランジスタによる第 2 のゲート状態で、変換器への直流電流を直流電流検出器により検出し、第 2 のゲート状態に基づく別の相を判定して第 2 の電流検出値を検出する段階と、

2

(d) 第 1 及び第 2 の電流検出値を演算して残りの相における直流電流検出値を算出する段階と、
からなることを特徴とする電流検出方法。

【請求項 2】 前記 3 対のトランジスタによるゲート状態の切換えを制御する段階 (a) は、各ゲート状態が継続される期間をパルス幅変調により制御するパルス幅変調制御方法を使用することを特徴とする請求項 1 記載の電流検出方法。

【請求項 3】 前記 3 対のトランジスタによるゲート状態の切換えを制御する段階 (a) は、各搬送波周期を、それぞれ異なるゲート状態が割り当てられた 3 つの区間に区分するとともに、前記各区間を前記各ゲート状態のパルス幅に変調し、これら 3 つの区間からなる信号を前記搬送波周期ごとに出力するパルス幅変調制御信号を生成する段階と、

各々の搬送波周期における1つの区間で前記3対のトランジスタを非導通状態に制御する段階と、

各々の搬送波周期における他の2つの区間で前記3対のトランジスタを第1及び第2のゲート状態にそれぞれ制御する段階とを含むことを特徴とする請求項2記載の電流検出方法。

【請求項4】 前記3対のトランジスタによる第1のゲート状態で、変換器への直流電流を直流電流検出器により検知し、第1のゲート状態に基づく1つの相を判定して第1の電流検出値を検出する段階(b)は、各々の搬送波周期における前記他の2つの区間の1つで、第1の電流検出値を検出する段階を含み、

前記3対のトランジスタによる第2のゲート状態で、変換器への直流電流を直流電流検出器により検知し、第2のゲート状態に基づく別の相を判定して第2の電流検出値を検出する段階(c)は、前記他の2つの区間の残り、第2の電流検出値を検出する段階を含むことを特徴とする請求項3記載の電流検出方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は直流電流(DC)を3相交流電流(AC)に変換する変換器用の電流検出方法に関し、特に構造が簡単で、且つコストが低減される変換器用の電流検出方法に関する。

【0002】

【従来の技術】従来の変換器は一般に過電流及び過負荷状態を検出し、且つこれらの様な状態が発生した場合に検出器を保護する保護装置を有している。従来のDCを3相ACに変換する変換器では、直流の過電流と3相交流の過負荷電流のそれぞれを検出するために、DC電流検出器と2つのAC電流検出器とを使用する必要があった。

【0003】図4は従来の変換器の基本回路を示すもので、この変換器はDC電源Eを3相交流T、S、及びRに変換し、次にこれらの3相交流を図示しない誘導モータ等の負荷に供給する。この基本回路は変換を遂行する6個のトランジスタQ1ないしQ6と、これらのトランジスタQ1ないしQ6にオン/オフ状態の制御信号φを出力するドライバ10とを備えている。

【0004】

【発明が解決しようとする課題】ところが、この基本回路は更に、過電流を検出し、変換器を保護するために制御装置12を起動するDC電流検出器14と、負荷電流を検出する2個のAC電流検出器とを備えなければならない。検出器14、16及び18は極めて高価であり、これらの費用は変換器のコストの大部分を占めるという問題点があった。従って、本発明の主要な課題は構造が簡単で、且つコストが低減される変換器用の新たな電流検出方法を提案することである。

【0005】

【課題を解決するための手段】前記の課題を解決するため、本発明では次の手段を構成した。

(1) 変換器への直流電流を検出する直流電流検出器と、変換器からの3相交流電流を制御する3対のトランジスタとを備えた直流を3相交流に変換する変換器用の電流検出方法において、(a) 前記3対のトランジスタによるゲート状態の切換えを制御する段階と、(b) 前記3対のトランジスタによる第1のゲート状態で、変換器への直流電流を直流電流検出器により検知し、第1のゲート状態に基づく1つの相を判定して第1の電流検出値を検出する段階と、(c) 前記3対のトランジスタによる第2のゲート状態で、変換器への直流電流を直流電流検出器により検知し、第2のゲート状態に基づく別の相を判定して第2の電流検出値を検出する段階と、(d) 第1及び第2の電流検出値を演算して残りの相における直流電流検出値を算出する段階と、からなることを特徴とする電流検出方法。

(2) 前記3対のトランジスタによるゲート状態の切換えを制御する段階(a)は、各ゲート状態が継続される期間をパルス幅変調により制御するパルス幅変調制御方法を使用することを特徴とする請求項1記載の電流検出方法。

(3) 前記3対のトランジスタによるゲート状態の切換えを制御する段階(a)は、各搬送波周期を、それぞれ異なるゲート状態が割り当てられた3つの区間に区分するとともに、前記各区間を前記各ゲート状態のパルス幅に変調し、これら3つの区間からなる信号を前記搬送波周期ごとに出力するパルス幅変調制御信号を生成する段階と、各々の搬送波周期における1つの区間で前記3対のトランジスタを非導通状態に制御する段階と、各々の搬送波周期における他の2つの区間で前記3対のトランジスタを第1及び第2のゲート状態にそれぞれ制御する段階とを含むことを特徴とする請求項2記載の電流検出方法。

(4) 前記3対のトランジスタによる第1のゲート状態で、変換器への直流電流を直流電流検出器により検知し、第1のゲート状態に基づく1つの相を判定して第1の電流検出値を検出する段階(b)は、各々の搬送波周期における前記他の2つの区間の1つで、第1の電流検出値を検出する段階を含み、前記3対のトランジスタによる第2のゲート状態で、変換器への直流電流を直流電流検出器により検知し、第2のゲート状態に基づく別の相を判定して第2の電流検出値を検出する段階(c)は、前記他の2つの区間の残り、第2の電流検出値を検出する段階を含むことを特徴とする請求項3記載の電流検出方法。

【0006】

【作用】搬送波周期における相異なる区間で検出した相異なる位相の電流値から、残りの位相の電流値を計算し、順次それぞれの搬送波周期において同様に行うの

で、3相交流電流の各々を求めるために単一のDC電流検出器のみを使用する。

【0007】

【実施例】図1は本発明の実施例である変換器用の電流検出方法を使用する回路の概略図である。本発明の理解を深めるために本出願の構成部分を成す以下の説明と添付図面を参照する。まず、本発明の方法を容易に理解するため、直流電流（以下、DCという）を3相交流電流（以下、ACという）に変換する変換器の基本原理解を説明する。図1、図4を参照すると、変換器は3対のトランジスタQ1、Q4、Q3、Q6及びQ5、Q2と、DC電源Eを3相交流電流T、S及びRに変換するトランジスタQ1ないしQ6のオン／オフ状態を制御するドライバ10とを備えている。図1、及び図6、図7、図8のそれぞれにおける（a）ないし（f）に示したトランジスタは簡潔にするため、スイッチとして図示されている。

【0008】この変換器の回路でトランジスタの組み合わせQ1、Q4はR位相の電圧を制御し、また、トランジスタの組み合わせQ3、Q6はS位相の電圧を制御し、更に、トランジスタの組み合わせQ5、Q2はT位相の電圧を制御する。トランジスタQ1、Q3、及びQ5は正のゲートとして定義される一方、トランジスタQ4、Q6、及びQ2は負のゲートとして定義されている。各ゲート状態が継続される期間をパルス幅変調により制御するパルス幅変調制御のような基本的な電圧制御では、各位相での正のゲートの導通時間は通常は負のゲートの導通時間と反転状態にある。即ち正のゲートがオンである場合は負のゲートは常にオフであり、また、逆の場合も同様である。

【0009】この様な際には、各位相のゲート状態を2進コード、即ち0と1で表すことができる。つまり、コード0は正のゲートがオフである一方、負のゲートがオンであることを表し、コード1は正のゲートがオンである一方、負のゲートがオフであることを表す。このような定義に従って、3相交流R、S、及びTのゲート状態を8つの組合せとし、これらの状態を3つの2進コードで表す。例えば、コードの組合せ（1，0，0）はR位相のトランジスタQ1がオンで、トランジスタQ4がオフであり、S位相のトランジスタQ3がオフで、トランジスタQ6がオンであり、T位相のトランジスタQ5がオフで、トランジスタQ2がオンであることを表す。

【0010】ここで特に、3相のゲート状態が全て同一である2つの状態、即ち（0，0，0）、及び（1，1，1）がある。これらの2つの状態では回路内の3相AC端は短絡状態にある一方、DC端は非導通状態にあるので電圧は発生しない。従って、これらのゲート状態をゼロ状態として定義することができる。ゼロ状態以外の他の6つの状態はそれぞれ図6（a）ないし図6（f）に示されている。

【0011】従って、これらの状態を電圧ベクトルで表

すことができる。図5に示す様に、ゼロ状態は基点にあり、他の6つのゲート状態はそれぞれ6つのベクトルによって表される。6つのベクトルのうち各々2つの隣接するベクトルは、60度だけ回転され、各々2つの隣接するベクトルの間の領域は領域aないしfと表記されている。これはいわゆる空間ベクトル制御の基本原理解であるので、ここではそれをこれ以上説明する必要はない。

【0012】更に、図5、図6の（a）ないし（f）を参照して説明を続ける。6つの3相ゲート状態の各々で、正のゲートQ1、Q3、及びQ5の一つ、あるいは負のゲートQ4、Q6、及びQ2の一つがオン、あるいはオフ状態のそれぞれにおける他の2つのゲートは異なったオン／オフ状態でなければならない。例えば、図6（a）に示した最初の状態では、トランジスタQ1はトランジスタQ3、及びQ5とは異なってオンでありこれは記号R+で示され、図6（b）に示した第2の状態では、トランジスタQ2が同様にオンであり記号T-で表される。

【0013】また、同様にして図6（c）に示した第3の状態では、S+の記号で示す様にトランジスタQ3がオンであり、図6（d）に示した第4の状態では、R-の記号で示す様にトランジスタQ4がオンである。同様に図6（e）に示した第5の状態では、T+の記号で示す様にトランジスタQ5がオンであり、図6（f）に示した第6の状態では、S-の記号で示す様にトランジスタQ6がオンである。従って、それぞれのゲート状態の期間内にオンに切換わったゲートを流れる電流は、それぞれの期間内では直流電流であるとみなすことができる。

【0014】さて、それぞれのゲート状態毎に電流の流れる経路について説明する。前述の6つのゲート状態は基本的に回転対称なので、ゲート状態の一つでの電流経路の全てを説明すれば他のゲート状態も同様にして容易に推察することができる。図7の（a）ないし（f）を参照すると、図6（a）に示した第1のゲート状態での電流経路が全て示されている。また、図1を参照すると直流電流 I_{dc} がR位相から流出する電流と等しく、従って $I_R = I_{dc}$ であると定義することができる。

【0015】図8の（a）ないし（f）を参照すると図6（d）に示した第4のゲート状態での電流経路の全てが示されている。更に、図1を参照すると直流電流 I_{dc} がR位相へと流入する電流と等しく、従って $I_R = -I_{dc}$ であると定義することができる。同じ原理に基づいて、図6（b）の第2のゲート状態では $I_T = -I_{dc}$ であり、図6（e）の第5のゲート状態では $I_T = I_{dc}$ であると推論することができ、図6（c）の第3のゲート状態では $I_S = I_{dc}$ であり、また、図6（f）の第6のゲート状態では $I_S = -I_{dc}$ であると推論することができる。

【0016】便宜上、第1から第6までのゲート状態には図5、図6の（a）ないし（f）に示した様に、前述の電流の流れ方向を表すための記号R+、T-、S+、

R-, T+及びS-をそれぞれ付してある。また、図1、図4に示した回路ループに沿って、3相交流電流の合計はゼロに等しくならなければならない。即ち次の方程式を満たすことになる。

$$\text{方程式} : I_R + I_S + I_T = 0$$

【0017】次に、本発明の実施例である電流検出方法を使用した変換器の主要部について図1を図2と比較して説明する。この変換器の主要部は、計算を処理する検出装置32であり、図1の変換器は、図4に示した2個のAC検出器16及び18を省略しており、この検出装置32に接続された単一のDC検出器36だけを使用していることである。図1に示した検出装置32はDC検出器36によって検出された直流電流 I_{dc} を受け、本発明の方法に従って3相電流 I_R 、 I_S 、及び I_T を計算する。検出装置32は更にトランジスタQ1ないしQ6のオン/オフ状態に関する情報を得るために制御装置12に接続されている。

【0018】本発明の方法を明解に理解するため、本明細書ではパルス幅変調(PWM)技術を使用してトランジスタあるいはゲートを制御する前述の空間ベクトル制御方法により本発明の電流検出方法を説明している。しかし、本発明は空間ベクトル制御の用途に限定することを意図するものでは勿論ない。

【0019】図3は本発明の実施例である変換器用の電流検出方法を説明するタイムチャートである。PWM制御におけるゲート制御信号は複数周期の搬送波で搬送するために短い時間単位である複数の搬送波周期 ΔT に分割されており、各々の搬送波周期は一つのゲート状態出力の継続期間をそれぞれのパルス幅に変調する3つの区間 ΔT_1 、ないし ΔT_2 、 ΔT_3 、ないし ΔT_4 、 ΔT_5 、ないし ΔT_6 、及び ΔT_7 、ないし ΔT_8 、ないし ΔT_9 にそれぞれ細分化されている。従って、各搬送波周期内 ΔT には3つのゲート状態出力があり、ゲート状態出力の一つはゼロ状態(0, 0, 0)、あるいは(1, 1, 1)として選択される一方、別の2つのゲート状態は前述の6つのゲート状態から一つ選択される様になっている。

【0020】選択方法は以下に詳述する。図5を参照すると、図示された角度は空間ベクトルの概念に基づく3相ACの電圧の位相角を表している。従って、動作中、仮想のポイントが逆時計回り方向に回転するものと想定することができる。その回転周波数は3相ACの電圧の周波数と全く同一である。図5の領域a、ないしf内の電圧ベクトルはその領域に隣接する2つのゲート状態の電圧ベクトルによって形成することができる。

【0021】例えば、領域aの電圧ベクトルは全てR+及びT-電圧ベクトルによって形成することができ、以下、領域b、ないしfの電圧ベクトルも同様である。図1、図3(a)を参照すると、領域a内のPWM信号の3つの搬送波周期 ΔT の一例が示されている。各搬送波周期内で、2つのゲート状態がR+(1, 0, 0)及び

T-(1, 1, 0)のゲート状態として選択され、別のゲート状態はゼロ状態として選択される。3つのゲート状態の継続期間は異なる電圧出力を生成するために変更される。特に、図3(a)に示した区間 ΔT_1 、ないし ΔT_9 におけるそれぞれの長さの変化は説明を簡潔にするため誇張してある。実際の用例では出力電圧を所望に生成するため、これらの長さの変化は図3(a)に示したもののよりも小さくなるだろう。

【0022】本発明の方法及び図1に従って、区間 ΔT_1 内でDC検出器36によって検出された直流電流 I_{dc} は I_R に等しく、即ち $I_R = I_{dc}$ である。区間 ΔT_2 では電流が流れない。区間 ΔT_3 内でDC検出器36によって検出された直流電流 I_{dc} は $-I_T$ に等しく、即ち $I_T = -I_{dc}$ である。検出装置32はこの搬送波周期 ΔT 内で電流 I_R 、及び I_T を検出し、次に前記して説明した方程式に従って電流 I_S を計算することができる。同じ原理に従って、3相交流電流 I_R 、 I_S 、及び I_T を区間 ΔT_4 、ないし ΔT_6 、及び ΔT_7 、ないし ΔT_9 のような別の搬送波周期においても検出して計算することができる。

【0023】さて図1及び図3(b)を参照すると、領域b内のPWM信号の3つの搬送波周期 ΔT の一例が示されている。各搬送波周期内で、2つのゲート状態がT-(1, 1, 0)及びS+(0, 1, 0)ゲート状態として選択され、残りのゲート状態はゼロ状態として選択される。本発明の方法及び図1の回路に従って、区間 ΔT_1 内でDC検出器36によって検出された直流電流 I_{dc} は $-I_T$ に等しく、即ち $I_T = -I_{dc}$ である。区間 ΔT_2 では電流がない。また、区間 ΔT_3 内でDC検出器36によって検出された直流電流 I_{dc} は I_S に等しい。即ち $I_S = I_{dc}$ である。検出装置32はこの搬送波周期 ΔT 内で電流 I_T 、及び I_S を検出し、次に、前記の方程式に従い電流 I_R を計算することができる。同様に、3相交流電流 I_R 、 I_S 、 I_T を別の搬送波周期のそれぞれについて検出して計算することができる。

【0024】別の領域cないしfにおける電流検出方法と原理も同様であるので、それらを更に説明する必要はない。従って、本発明の方法に従って、搬送波周波数にて3相交流電流を検出するために単一のDC検出器36のみを使用すればよい。

【0025】続いて、本発明の実施例である変換器用の電流検出方法を詳しく説明する。図2は本発明の方法を説明する流れ図である。この方法において、図1の検出装置32はマイクロプロセッサを組み入れた適宜のソフトウェアであり制御装置12内に集約することができる。最初に、ブロック60に示す様にパラメータnが1に設定される。次に、ブロック62に示す様にトランジスタQ1、ないしQ6のゲート状態を切替えるために制御信号がドライバ10に出力される。ブロック64に示す様に検出装置32はDC検出器36によって検出された直流電流 I_{dc} を受け、 I_n を表す適宜のアドレスにこの

値 I_{dc} を記憶する。

【0026】決定ブロック68では、 I_{dc} を負の値に変更すべきか否かの決定をブロック62での制御信号の出力に従って行う。ブロック70では、例えば、トランジスタQ1ないしQ6が現在第2のゲート状態T- (1, 1, 0) と、第4のゲート状態R- (0, 1, 1) と、あるいは第6のゲート状態S- (1, 0, 1) とにある場合は、 I_{dc} を負の値に変更する必要がある、これを遂行する。ブロック72では、ブロック64で記憶されていた I_r の値を、ブロック62の制御信号出力に従って

3相交流電流 I_a , I_s , 及び I_r のいずれかに分類し、 I_a , I_s , 及び I_r を表す適宜のアドレスにこの値 I_n を記憶する。

【0027】ブロック74ではパラメータ n が1だけ増分され、決定ブロック76でパラメータ n が2以上であるか否かの判定が行われる。決定ブロック76では、例えば、パラメータ n が2以上でない場合は、同じ搬送波周期内での別の直流電流 I_{dc} を更に検出するためにブロック62, ないし74のそれぞれの段階を再度繰り返す。パラメータ n が2以上である場合は、一つの搬送波

周期内で直流電流 I_{dc} の値を既に2回検出し、 I_a , I_s , 及び I_r を表す適宜のアドレスにこれらの値を記憶し終わったことを意味する。

【0028】ブロック78では別の直流電流 I_r を同様に計算する。即ち、 I_r は前記して説明した方程式に従って $-I_a$, $-I_s$, と等しい。ブロック80では、 I_a , I_s , 及び I_r の電流値、即ち3相交流電流 I_a , I_s , 及び I_r の値を出力する。この様にして、一つの搬送波周期での電流検出が完了する。次に、次の搬送波周期の電流検出のためにブロック60ないし80の段階が再度繰り返される。

【0029】図2に示した例では、3相交流電流 I_a , I_s , 及び I_r は一つの搬送波周期で一度検出される。即ち、最初と二番目に検出された2つの位相の電流が別の位相の電流値を計算するために利用される。第3と第4に検出された2つの位相の電流は更に別の位相の電流値を計算するために利用され、以下、残りの位相の電流も同様である。

【0030】尚、これまで本発明を現在最も実際ので好ましいと思われる実施例で説明してきたが、しかし本発明は開示した実施例に限定されることを意図するものではない。例えば、別の位相の電流値を計算するためには、任意の2つの隣接して検出された電流を利用することができる。即ち、別の位相の電流値を計算するために第2と第3に検出された電流を利用することもでき、このことは全く用例によって左右される。搬送波周期は一般に極めて短いので、この様にして計算された電流値を実用上の適正な値と見なすことができる。

【0031】また、本発明の方法は必要なソフトウェアを組み入れたマイクロプロセッサの代わりに電子回路に

よっても実施可能である。当業者は本発明に従ってこのような電子回路を容易に設計できるので、詳細に説明する必要はないであろう。更に、本発明に従って設計された電子回路はASICあるいはハイブリッドICとして構成することができ、そのコストは周知の様に極めて安価にできる。この様に本発明は、むしろ前記した特許請求の範囲と趣旨とに含まれる種々の変更と同類の構成を含むことを意図するものであり、特許請求の範囲は前記の変更及び同類の構造の全てを包含する様に広く解釈されるべきものである。

【0032】

【発明の効果】以上説明した様に、本発明のDCを3相ACに変換する変換器のための電流検出方法は3対のトランジスタのゲート状態の切換えを制御する段階と、前記3対のトランジスタによる2つの相異なるゲート状態で、相異なる位相の2つの電流値を前記直流電流検出器によってそれぞれ検出する段階と、検出された異なる位相の電流値を用いて別の位相の電流値を検出する段階とから構成されることにより、3相交流のそれぞれの電流値を検出するために単一のDC電流検出器のみを使用し、これらの電流値を計算して求めるので、変換器のシステム構造は大幅に簡略化され、その結果コストが大幅に低減される。

【図面の簡単な説明】

【図1】本発明の実施例である変換器用の電流検出方法を使用する回路の概略図である。

【図2】図1における方法を説明する流れ図である。

【図3】図1における方法を説明するタイムチャートである。

【図4】従来の一般的な変換器用の電流検出方法を使用する回路の概略図である。

【図5】図4における方法を説明する電圧ベクトル図である。

【図6】図4における方法のオン/オフ状態を説明する図である。

【図7】図6の(a)における電流経路を説明する図である。

【図8】図6の(d)における電流経路を説明する図である。

【符号の説明】

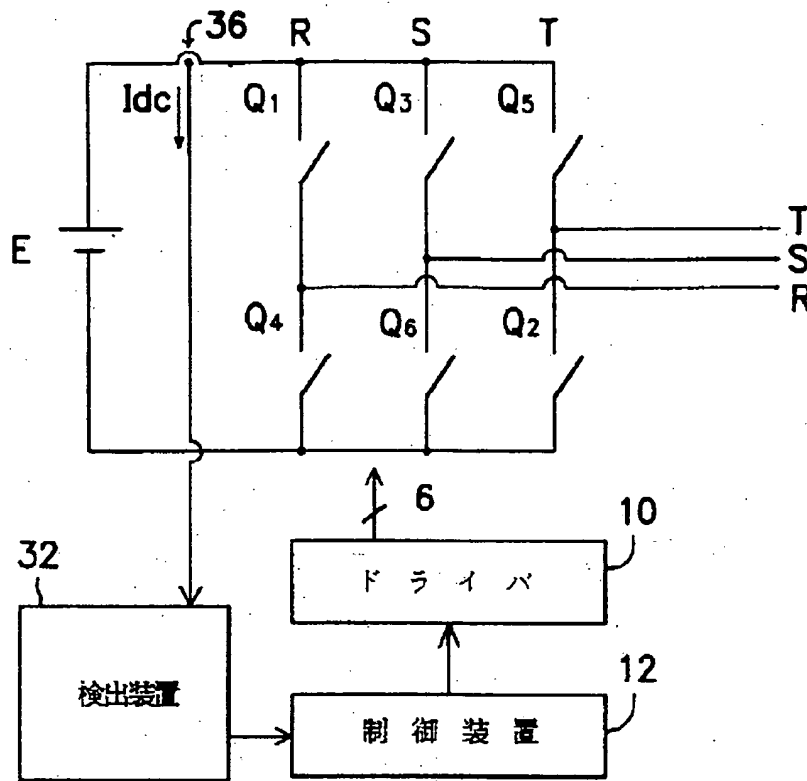
6	制御信号	10
	ドライバ	
12	制御装置	32
	検出装置	
36	直流電流検出器	62
	制御する段階	
64ないし76	検出する段階	60, 78,
80	算出する段階	
Q1ないしQ6	トランジスタ	E
	直流電源	

T, S, R 3相交流
 直流電流
 I_a, I_s, I_r 3相交流電流
 I_{dc}
 ΔT

* 搬送波周期
 $\Delta T1$ ないし $\Delta T9$ 区間
 *

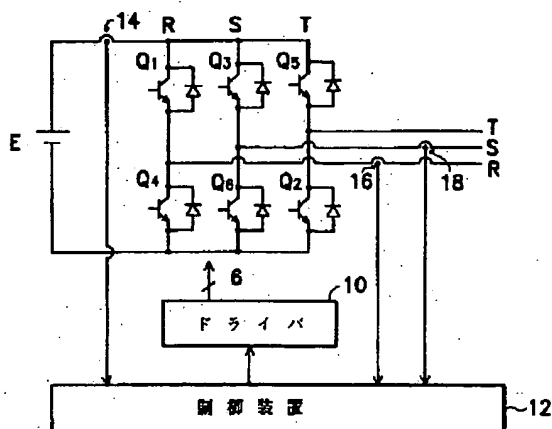
【図1】

(実施例)

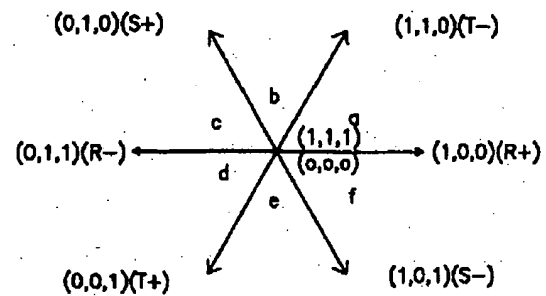


【図4】

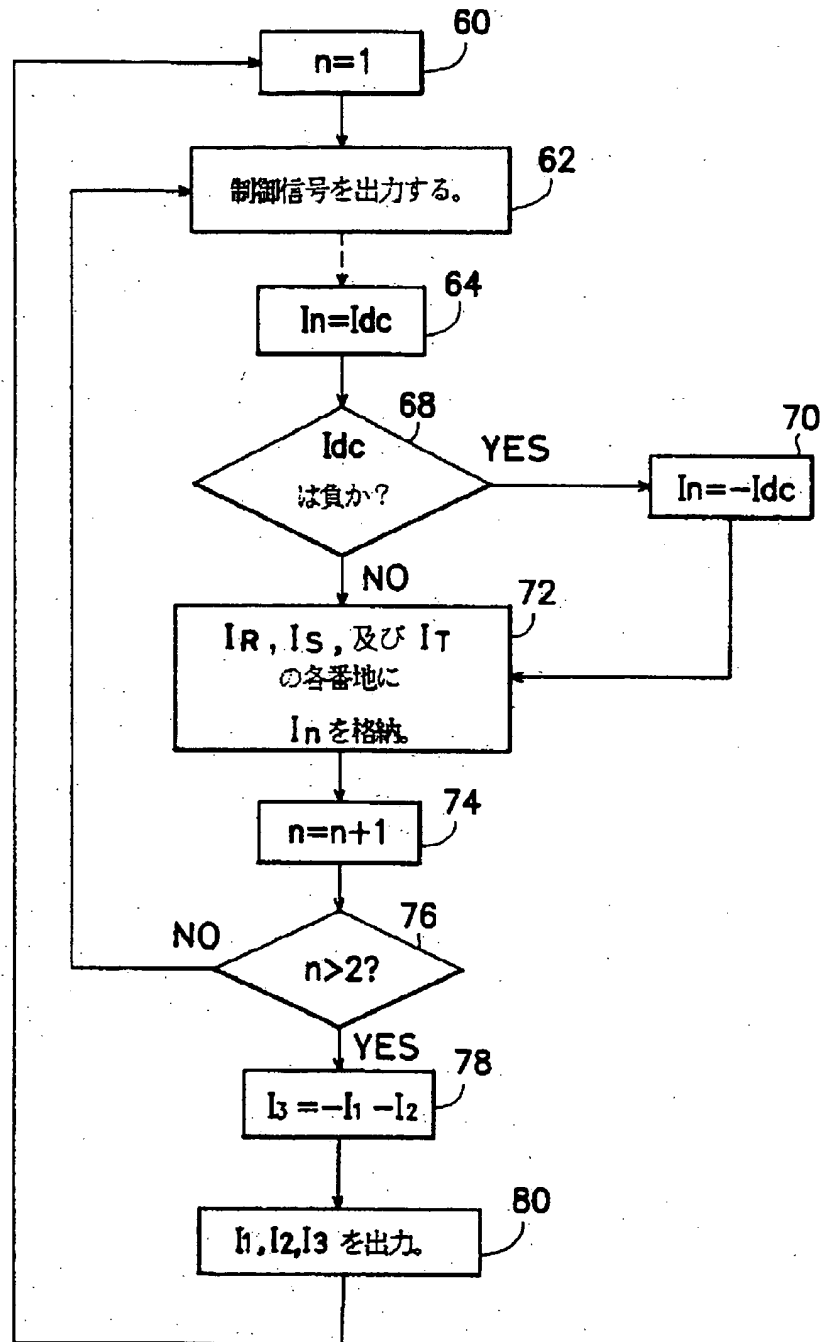
(従来例)



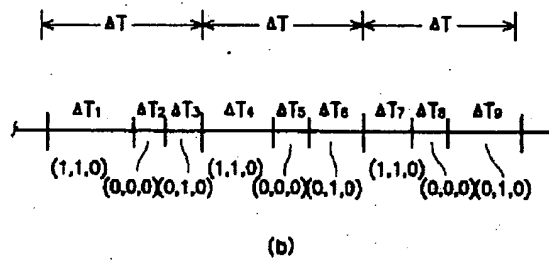
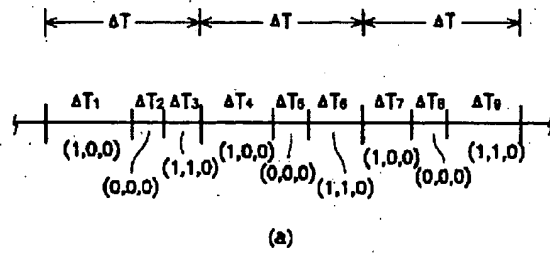
【図5】



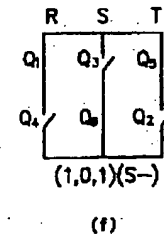
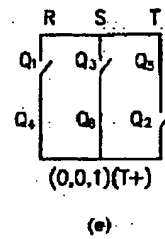
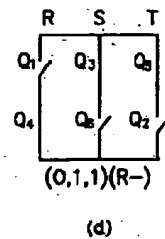
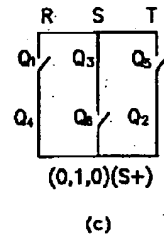
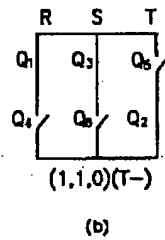
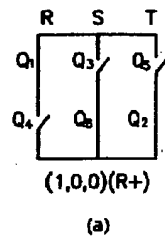
【図2】



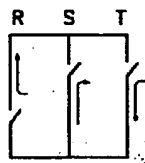
【図3】



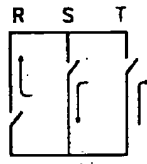
【図6】



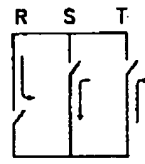
【図7】



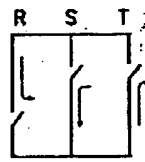
(a)



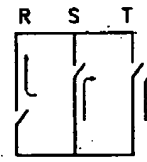
(b)



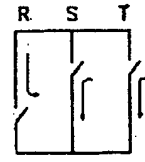
(c)



(d)

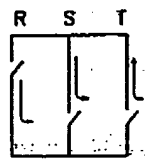


(e)

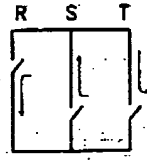


(f)

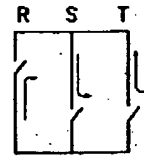
【図8】



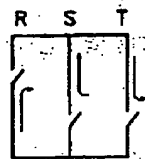
(a)



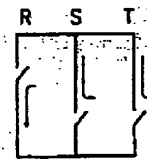
(b)



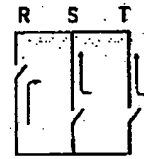
(c)



(d)



(e)



(f)